

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-225328

(43)Date of publication of application : 03.09.1993

(51)Int.Cl.

G06F 15/66
G06F 15/72
G09G 5/06
G09G 5/14
G09G 5/36
H04N 5/265

(21)Application number : 04-138572

(71)Applicant : INTERNATL BUSINESS MACH CORP
<IBM>

(22)Date of filing : 29.05.1992

(72)Inventor : CHOI SUNG M
LUMELSKY LEON
PEEVERS ALAN W
PITTAS JOHN L

(30)Priority

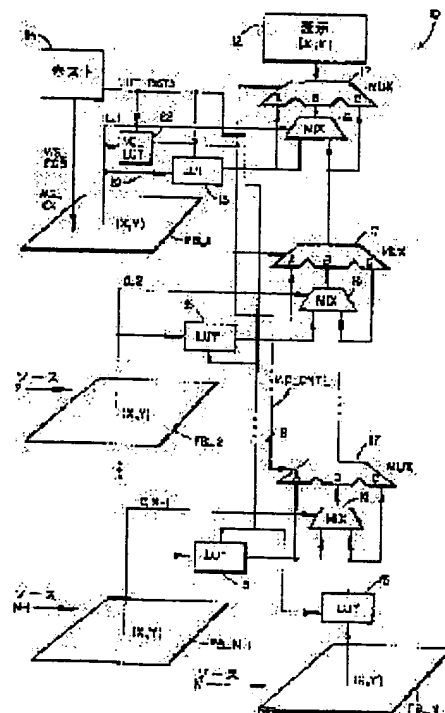
Priority number : 91 733766 Priority date : 22.07.1991 Priority country : US

(54) DEVICE AND METHOD FOR REAL TIME MIXING AND ANTI-ALIASING OF MULTIPLE SOURCE PICTURE

(57)Abstract:

PURPOSE: To provide the simultaneous display of pictures from plural picture sources.

CONSTITUTION: A multiple source video display pixel mixing system 10 receives video data inputs from N sources, respective sources have relative frame buffer(FB) storage devices FB1 to FBN and the video output data routes of pixels (x, y) of respective FBs are simultaneously displayed. N overlay FBs exist in respective devices FB1 to FBN and N overlay pixels each of which is obtained from each of respective FBs are included in pixels displayed on the position (x, y) of a display 12. The FBs are hierarchically ordered from 1 to N, '1' has the highest priority and 'N' has the lowest priority. The FB1 is related to a host 14 and the FBN is related to an HDTV video source which does not apply a pixel translucent instruction, i.e., an alpha. The addresses of the FBs are specified in parallel so that each FB operates in a look step state with other FBs.



LEGAL STATUS

[Date of request for examination] 29.05.1992

[Date of sending the examiner's decision of rejection] 26.03.1996

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

BEST AVAILABLE COPY

[Date of registration]	27.08.1999
[Number of appeal against examiner's decision of rejection]	08-09739
[Date of requesting appeal against examiner's decision of rejection]	21.06.1996
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-225328

(43)公開日 平成5年(1993)9月3日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 15/66	4 5 0	8420-5L		
15/72	3 5 0	9192-5L		
G 0 9 G 5/06		9175-5G		
5/14		8121-5G		
5/36		9177-5G		

審査請求 有 請求項の数10(全 12 頁) 最終頁に続く

(21)出願番号 特願平4-138572

(22)出願日 平成4年(1992)5月29日

(31)優先権主張番号 7 3 3 7 6 6

(32)優先日 1991年7月22日

(33)優先権主張国 米国(US)

(71)出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(74)代理人 弁理士 頓宮 孝一 (外5名)

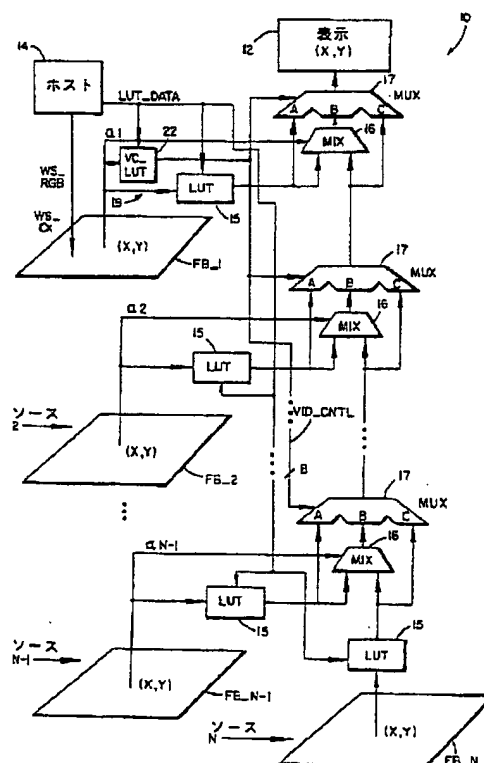
最終頁に続く

(54)【発明の名称】 多重ソース画像のリアルタイムミキシングおよびアンチエリアシングのための装置および方法

(57)【要約】 (修正有)

【目的】 複数の画像ソースからの画像の同時表示を提供する。

【構成】 多重ソースビデオ表示画素ミキシングシステム10はNソースからビデオデータ入力を受信し、各ソースは関連フレームバッファ(FB)記憶装置FB1~FBNを有して、同時に各FBの画素(x, y)のビデオ出力データ径路も示されている。そこにはNオーバーレイFBがあり、表示12の位置(x, y)に表示される画素に、各FBから1個ずつのNオーバーレイ画素がある。FBは1からNまで階層的に順序づけられており、1が最高優先度を、Nが最低優先度を有する。FB1はホスト14と関連させ、FBNは画素半透明の指示、すなわちアルファを与えないHDTVビデオソースと関連させる。FBは、各々が他とロックステップで動作するよう並列にアドレス指定される。



【特許請求の範囲】

【請求項 1】画像表示装置であって、

最高次優先度フレームバッファ手段および複数の低次優先度フレームバッファ手段を提供するように階層的に組織された複数のフレームバッファ手段であって、その各々が関連の画像ソースからの画像画素データを格納しているフレームバッファ手段と、

前記各フレームバッファ手段と結合され、格納した画素データの書式を予め定められた書式に変換するための手段と、

前記変換手段の出力の個々の出力に結合される入力有し、合成画像画素を形成するために前記複数のフレームバッファ手段の各々からの画像画素を選択的に組み合わせるための手段と、を有することを特徴とする装置。

【請求項 2】請求項 1 記載の画像表示装置であって、前記組合せの手段が複数の手段を有し、その個々の手段は、画像画素値を選択的に生成し、またその生成した画像画素値を次最高次レベルの生成手段の入力に提供するために、階層的に隣接したフレームバッファ手段間に置かれており、また前記生成手段が (a) その入力に結合されるフレームバッファ手段の第 1 手段による画像画素値出力に等しい画像画素値を提供するか、(b) その入力に結合されるフレームバッファ手段の第 2 手段による画像画素値出力に等しい画像画素値を提供するか、または (c) 第 1 および第 2 フレームバッファ手段の各々による画像画素値出力の組合せに等しい画像画素値を提供するために、制御手段に応答することを特徴とする装置。

【請求項 3】請求項 1 記載の画像表示装置であって、前記組合せ手段が、各フレームバッファ手段に対し、関連するフレームバッファ手段が提供する画素透明度値に応じて、関連するフレームバッファ手段からの画素値と、次低次優先度レベルのフレームバッファ手段と関連するミキサー手段から受取する画素値とを、共にミックスするためのミキサー手段を有することを特徴とする装置。

【請求項 4】ビデオ画素データを生成するための方法であって、

最高次優先度フレームバッファ手段および複数の低次優先度フレームバッファ手段を提供するように階層的に組織された複数のフレームバッファ手段を有し、また前記フレームバッファ手段の各々が、関連する画像画素ソースからの画像画素データを格納するステップと、

合成画像画素を形成するように前記複数のフレームバッファ手段の各々からの画像画素を選択的に組み合わせるステップと、を有することを特徴とする方法。

【請求項 5】請求項 4 記載の方法であって、選択的な組合せのステップが、画像画素の選択的組合せを制御する複数の制御信号を生成するために、表示ウィンドウ識別子と連係して予め決められたカラー値を復号するステップを有することを特徴とする方法。

【請求項 6】第 1 の入力から、および第 2 の入力から受信した画像画素データを選択的にミックスするための集積回路装置であって、第 1 の入力から受信した画素値を第 2 の入力から受信した画素値から減算するための第 1 の手段と、第 1 の入力から受信した画素値に関連する画素透明度値に前記第 1 の手段による差分値出力を乗算するための第 2 の手段と、第 2 の入力から受信した画素値に前記第 2 の手段による積値出力を加算する第 3 の手段とを有することを特徴とする装置。

【請求項 7】請求項 6 記載の集積回路装置であって、さらに第 2 の入力から受信した画素値を、第 1 および第 2 の手段の演算に必要な量の時間だけ同期的に遅延せしめるための手段を有することを特徴とする装置。

【請求項 8】画像表示装置であって、最高次優先度フレームバッファ手段および複数のより低次の優先度フレームバッファ手段を提供するように階層的に組織された複数のフレームバッファ手段であって、前記フレームバッファ手段の各々が関連のソースからの画像画素データを格納することを特徴とする手段、と画像画素値を生成するための、ならびに次高次レベルの他の生成手段の入力に生成した画像画素値を提供するために、階層的に隣接するフレームバッファ手段間に介在する手段であって、前記生成の手段が、(a) その入力に結合されているフレームバッファ手段の第 1 の手段による、画像画素値出力に等しい画像画素値を提供するか、(b) その入力に結合されているフレームバッファ手段の第 2 の手段による画像画素値出力に等しい画像画素値を提供するか、または (c) フレームバッファ手段の第 1 および第 2 の手段の各々による画像画素値出力の組合せに等しい画像画素値を提供するか、に対する制御信号に応答的であることを特徴とする手段、とを有することを特徴とする装置。

【請求項 9】請求項 8 記載の画像表示装置であって、画素色コードおよび表示画面ウィンドウ識別子が、前記制御手段と関連する前記フレームバッファ手段の 1 つに格納されており、前記制御信号が、前記画素色コードおよび前記表示画面ウィンドウ識別子に応じて各画素毎に制御信号を生成するための参照用テーブル手段を有する制御手段によって生成されることを特徴とする装置。

【請求項 10】請求項 8 記載の画像表示装置であって、前記生成手段が、次低次優先度レベルのフレームバッファ手段に関連する生成手段から受信した画素値から、関連フレームバッファ手段による画素値出力を減算するための第 1 の手段と、関連したフレームバッファ手段による画素値出力に関連する透明度値に、前記第 1 の手段による差分値出力を乗算するための第 2 の手段と、および次低次優先度レベルのフレームバッファ手段と関連する生成手段から受信した画素値に、前記第 2 の手段による積値出力を加算するための第 3 の手段とを有することを特徴とする装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は一般的には画像表示装置と方法、さらに詳しくは、複数の画像ソースからの画像の同時表示に関する。

【0002】

【従来の技術およびその課題】最近の表示システムにおいては、複数の画像ソースからのデータが表示される。これら画像は、「ウィンドウ」すなわち表示のあるエリアをある画像ソースに割り当てる手法を用いて表示上に示される。しかし、複数ソースからの出力を表示上で統合しなければならない時は、問題が生ずる。表示に対し2個以上のソースがある場合には、出力を1個の表示モニターに統合することが必要になる。

【0003】容易な解は一時にはたゞ1個のソースしか表示できないシステムを設計することである。例えば、もしハイビジョンテレビ（HDTV）の見本入力を選択された際は、HDTV出力のみが表示への出力となる。しかし図形処理システムにおいて「ウィンドウ表示」の要求が増加し、また2個以上のビデオソースが存在するマルチメディア環境が増々重要視されるようになると、この比較的簡単な解は適当でなくなってくる。

【0004】ウィンドウ表示を実施するためには、モニター画面により定義される全領域内で、別個のサブエリアは別個のビデオをソースとするような機構を提供しなければならない。図1はウィンドウ付図形モニター画面の例を示す。領域Aはローカルホストまたはワークステーションをソースとすることが出来る。領域Bは高速ネットワークを通して接続される遠隔図形サーバーをソースとすることが出来る。領域CはHDTV見本をソースとすることが出来る。かゝる表示を提供する1技法は画素切換え等の技術では知られている。すなわちある表示領域またはウィンドウに対しては、その領域の画素ソースはある特定の画像面から選択する。

【0005】より複雑な問題は、単純な四角形のウィンドウ上ではなく、ソースからの任意の形状の画像を別の画像の上に重ね書きする時に表われる。例えば自動車の画像が図形サーバーを用いて与えられ、またその自動車画像をHDTVが生成する背景画像上に重ね書きすることを要求されることがある。前方物体すなわち自動車の形状は四角形ではないから、すべての画素選択を各画素毎ベースで実施することが必要となる。

【0006】2画像ソース系に適用可能な1解法は、カラーキー付画素切換えを利用し、2ソース間の各キー毎選択を可能にすることである。この技法は、L. Lumsky等への米国特許No. 4, 994, 912、「オーディオビジュアル割込み表示」に述べられている。

【0007】しかし、図1に示すような3以上のビデオソースがある場合には、各画素毎ベースでN画像源（N

は2より大）を表示するのに別の解法が必要となる。

【0008】任意形状の複数ソース画像の重ね書きで生ずる別の問題は、画像画素切換えの結果起るエリアシング効果によるものである。1画像ソースの画素は第2画像ソースからの画素とブレンドしないことから、エリアシングは生ずる。エリアシングは合成画像が、階段状や色の歪曲のような、前景と背景間の縁に沿って望ましくない人工的にみえる原因となる。この人工的をなくすためには、アンチエリアシング技法が必要である。しかし前景画像は背景画像に関する情報を含んでいない点から、アンチエリアシングはビデオ出力においてリアルタイムで実施すべきである。従って、リアルタイムでのN画像ソースのアンチエリアシング技法が必要となる。さらに任意形状の前景物体をエリアシングするためには、アンチエリアシングは各画素ごとに行わなければならない。

【0009】しかし最近の高解像度表示では、ビデオデータのバンド幅が非常に広く、またデータ転送速度が非常に高いので、リアルタイムのやり方で実施しようとする画像処理に厳しいタイミング制約を加えることになる。

【0010】1991年3月19日発行の、Pappas等の米国特許No. 5, 001, 469、「ウィンドウ依存バッファ選択」には、単一モニタに多重画像ソースを示す図形処理サブシステムのウィンドウ制御ハードウェアが記載されている。これを実施するのに、各ウィンドウを別々のフレームバッファとして定義し、また各ウィンドウ、すなわち各フレームバッファに対し、ウィンドウ識別ならびに頂辺位置、底辺位置、左辺位置、右辺位置の4値に基づくウィンドウ寸法およびウィンドウ位置を定義する。このシステムはまた優先順位案を採用し、Nフレームバッファ（「ウィンドウ」）は0からN-1まで優先順位がつけられる。ここで0は最大優先度を有し、N-1が最低優先度を有す。図形処理サブシステムには各フレームバッファに1個、全部でN個のウィンドウ検出論理を含み、関係したウィンドウが画面領域に活動しているかどうかを決定するために、ウィンドウ寸法および位置値に対するコンパレータを用いる。ウィンドウが活動していれば、どの「活動」画像ソースが最高優先度を有しているかを決定するために、画像ソースポインタおよび他の情報をN入力信号の優先順位づけを行う優先順位論理に送信する。最高優先順位の活動画像が優先順位論理で選択され、モニタに表示される。

【0011】Pappas等は多重画像ソースを制御するのにウィンドウ寸法および位置値を採用し、また画像フレームバッファは多重ウィンドウを有さない。さらに、このシステムは四角形のウィンドウのみに使用が限定されるように思われる。また異なる画像書式を有する多重ソースの表示の問題にも触れていない。

【0012】従って、N個の独立画像ソース（Nは3以

上)からのビデオ信号の、画素切換えおよびN個の画像ソースの各画素ベースでの制御を使用することによる、同時表示を提供することも本発明の目的の1つである。

【0013】画素カラーキーおよびウィンドウ識別に基づき、各画素毎にアルファミキシングと画素切換えの組合せを使用して、モニタ上に多数の画像ソースからのビデオデータを表示する方法と装置を提供するのが、本発明の他の目的である。

【0014】

【課題を解決するための手段】多数画像を恣意的にミックスするラスタ図形表示ビデオデータ径路を実行する方法と装置により、前記およびその他の問題は克服され、本発明は実現される。ビデオデータ径路は高度に並列化されており、一組の参照用テーブルの制御下で動作する並列デバイスを採用する。参照用テーブルはホストワークステーション等のコントローラからロード可能である。ラスタ図形表示ビデオデータ径路は、無制限の画面解像度で機能し、また潜在的多数の別ソースからの各種別々の画素データ書式を可能にする。多数の画像ソースからの出力はホストワークステーションの制御下でミックスされ、画素精度は(a)各画像ソースに対する画像の組合せ透過係数(アルファ)、および(b)ホストワークステーションにより割当てられたウィンドウ識別番号に基づいている。

【0015】予め定めた共通書式への画素データ書式変換により、HDTVやスーパーコンピュータ等の画像処理サーバ等多数の異なる画像ソースにより生成される画素値間の調和が得られる。

【0016】前景画像と背景画像との境界での人工物を消すのに用いるためのアンチエリアシング機能を開示する。アンチエリアシング機能は、例えば他のソースからの背景画像の上に、あるソースからの半透明画像の前景を示すような特殊効果を生成するのにも用いることが出来る。好ましいアンチエリアシングのアプローチは、画素ミキシングを採用することである。

【0017】どんな数の独立ビデオソースをも許容するために、各ソースに対し別個のフレームバッファが割り当てられる。従って、N個の別々のビデオソースを有するシステムに対しては、N個のフレームバッファがある。表示モニターのバンド幅要求により、Nフレームバッファの各々はM重にインタリーブされる。

【0018】本発明はまた、画素ミキシング機能および画素多重化機能を、高速逐次法で提供する集積回路デバイスに関係する。

【0019】

【実施例】図2を参照すると、本発明に従って構成され、動作する多重ソースビデオ表示画素ミキシングシステム10のブロック図が説明されている。システム10はNソースからビデオデータ入力を受信し、各ソースは関連フレームバッファ(FB)記憶装置(FB1~FB

N)を有している。同時に各FBの画素(x, y)のビデオ出力データ径路も示されている。そこにはNオーバーレイFBがあり、表示12の位置(x, y)に表示される画素に、各FBから1個づつのNオーバーレイ画素がある。FBは1からNまで、階層的に順序づけられており、1が最高優先度を有すると考えられ、Nが最低優先度を有すると考えられる。本発明実施上の制限ではないが、好ましくは、FB1はホスト14と関連させ、FBNは例えば、画素半透明の指示、すなわちアルファを与えないHDTVビデオソースと関連させる。FBは、各々が他とロックステップで動作するよう並列にアドレス指定される。

【0020】図2に示すような多重メディアシステムでは、画素書式の調和を仮定することは出来ない。例えばスーパーコンピュータおよび/または図形サーバにより生成され、通信ネットワークから受信した画像は24ビット赤、緑、青(R, G, B)書式のことがある。他方、ローカルワークステーションホスト14は8ビット画素書式のことがあり、HDTV見本入力はクロミナンス/輝度(Y/C)書式のことがある。これら多様なソースからの画素をミックスするためには、第1ステップは画素値を共通書式に変換することである。システム10ではR, G, B書式を、その比較的簡単さの故に共通書式として選択したが、他の書式も本発明の教示範囲内である。従って、全画素データはR, G, Bに変換される。このデータ変換は参照用テーブル(LUT)15を使用して、各FBで実施される。すなわち、与えられたFB内に格納された特定の書式を知り、変換すべき書式の画素がLUT15のアドレス入力に加えられると、対応するR, G, B値が出力となるというように、関連のLUT15はプログラムされている。各LUT15は固定内容のLUTが採用されることもあるが、好ましくは、ローカルホスト14に結合され、アプリケーションに応じてプログラマブルである。ホスト14は図1に図示するように、ウィンドウAに表示されるデータに対するあるFBへのビデオデータのソースとなることもある。一例として、ホスト14がワークステーションであるなら、英数字テキスト情報は表示用にホスト14により生成される。

【0021】HDTVソース等のある種ビデオソースでは、ビデオ信号はアナログ書式で表わされることがあるのに注意を要する。そのため、アナログビデオ入力をFBN内への格納に適するデジタル書式に先づ変換するために、AD変換器が使われる。

【0022】LUT15、画素データ書式変換器を使用して、各独立画像ソースが提供する画素データ書式の調和問題を克服する。ここでは画素ミキシング前に共通画素書式を提供することになる。

【0023】ミキシングおよび画素境界ごとのアンチエリアシングを実行するためには、各FBは、FBNを除

き、アルファバッファメモリ面を有している。FBNは下流FBがなく、従ってミックスすべき背景画像を有しない。アルファバッファメモリ面には、関連FBへのビデオデータのソースでもあるデバイスによりアクセスする。例えば、FB2は24ビットR、G、B面と8ビットアルファ面で構成される32ビットメモリ面を有し、両面ともそのソースは通信ネットワークを通して図形処理サーバーである。図形処理サーバーが画像を与える時には、その画像用に提供する各画素に関するアルファ値も生成する。

【0024】ここで用いる時は、アルファは画素の半透明または透明に関する指示であると考えられ、0と1との間の値を仮定できる。アルファが0に等しければ関係画素は完全に透明であると考えられる。すなわち、すべての背景画素は可視である。アルファが1に等しい時は、関係画素は完全不透明であると考えられる。0と1との間の値は、画素透明度に階調を与え、望ましくない人工的表示を除去するための境界画素のアンチエイリアシングに前景および背景の境界で有利に用いられる。

【0025】画素データとアルファ値は、共に通信ネットワークを通して関連FB2に転送される。下流FBから渡されたR、G、B画像画素データを、FB2からの画素とミックスするためには、8ビットアルファ値が、MIX論理16およびマルチプレクサー(MUX)論理17を経由し、画素ミキシングに用いられる。かくしてアルファFB面は、背景画素と前景画素とのリアルタイムでの各画素毎のミキシングを可能にする。アンチエイリアシングも以下に述べるように、リアルタイムで実施できる。

【0026】演算中は、最低優先度(N)を有するFBは関連LUT15により、画素(x, y)をR、G、B画素書式に変換し、MIX16により次の高位優先度フレームバッファ(FBN-1)からの対応画素とミックスするために、変換した画素値を伝える。すべてのFBjは、N番目FB(最低優先順位)を除き、3演算のうちいずれかを実行する。これら演算を表1に示す。

【0027】表 1

1. j+1FBから渡された画素を廃棄し、関連画素を上流j-1FBまたはj=1なら表示12に渡す。これは関連MUX17のA入力を選択することにより実行する。
2. 自身の画素を廃棄し、j+1FBから受信した画素をj-1FBまたは、j=1なら表示12に渡す。これは関連MUX17のC入力を選択することにより実行する。
3. 関連FBからのアルファ値を用い、自分の画素値をj+1FBから受信した画素とミックスし、次にミックスした画素値をj-1FB、またはj=1ならば表示12に渡す。これは関連MUX17のB入力を選択することにより実行される。

【0028】上に説明した方法は、ある表示画素(x, y)が与えられた時、いずれかのFBからの単独画素(x, y)を選択する(画素切換え)手法、または異なるFBからの2以上の画素(x, y)のミックスした結果を選択する(画素ミキシング)手法を提供する。

【0029】図4に見るように、本発明はローカルホスト14の画素値に基づくカラーキー入力法を採用する。ローカルホスト14は3面よりなる。第1面はローカルホスト14画素値すなわちカラー指標(CI)を格納する。第2面はローカルホスト14ウィンドウ識別信号(WID)を格納する。第3面はローカルホスト14アルファ値(WSアルファ)を格納する。システム10は、ホスト14FBからの入力に基づく多数の信号を生成するのに制御論理19を採用している。これら入力には表示12演算を決定するために「カラーキー入力」のCI入力を含んでいる。WIDは表示12の異なるウィンドウがそこに関連する1以上のキーカラーを有することが出来る機構を提供する。パレットLUT15およびビデオ制御(VC)LUT22の使用によりこれを実行する。VCLUT22は、表1に従ってその演算制御のために各MUX17にペアで提供される2(N-1)出力を有する。

【0030】例えば、第1ウィンドウに対しHDTV入力をVCLUT22により選択する「キー」として、赤のCIが定義されることがある。他のウィンドウに対しては、赤のCIはHDTV背景画素とホスト14画素とのミキシングをVCLUT22により生じせしめる「キー」であって、アンチエイリアシングを実行するために境界画素値の修正にWSアルファを用いることができる。また別のウィンドウに対しては、赤のCIは、CIを24ビットR、G、B形式に変換するパレットLUT20により、モニタ12に表示される画素であることがある。本方法は、2画像ソースのみに限定されず、いかなる数の独立画像ソースをも有利に整合せしめ得る。さらに本方法は、リアルタイム・エイリアシングまたは画像ブレンディングのような機能に対する画素ミキシングをも提供する。これら機能のすべてを、WID値に基づき、対象目標内に含まれる、および/またはそれに接している画素に関し実行することが出来る。さらに、これら機能は各画素毎ベースに適用される。

【0031】好ましくは、ビデオ出力制御はローカルホスト14FBを用いて行われる。説明用に、FB1をローカルホストFBとして選択するが、FB中のいずれも代りに選択することができる。図4に見られるように、ローカルホスト14図形処理作業領域に対し、そのFBには総計Pビットの面がある。これら面によるPビット出力のうち、Cビットはカラー指標(CI)として用いられ、Wビットはウィンドウ識別子(WID)として用いられ、またMビットがローカルホスト12画像を他の画像とブレンドするための(WSアルファ)のために使

用される。C I, W I D共に、24ビットR, G, Bデータを提供するためのL U T 1 5への指標(アドレス)として採用される。さらにこれらと同一ビットが、表示出力を整合するために用いられるビデオ経路制御ビット(V I D C N T R L)を提供するために、V C L U T 2 2への指標(アドレス)として用いられる。V I D C N T R Lの幅は画像ソースの総数(N)の関数である。

【0032】各F B j (但し $1 \leq j \leq N$)に対し、表1に説明した3演算の1つを選択するのに2ビットを必要とする。これら2ビットの定義は次のように表わすことができる。

【0033】00-ミキシング使用禁止、M U Xに対し、入力Aを選択せよ
01-ミキシング使用禁止、M U Xに対し、入力Cを選択せよ

1X-ミキシング使用可能、M U Xに対し、入力Bを選択せよ

F B j に対し、もしビット1(M S B)がセットされれば、ミキシングは使用可能で、F B j とF B j + 1とをミックスした画素の結果はj - 1 F B にパスされる。この場合ビット0(L S B)は無視される。ビット1がリセットされると、アルファミキシングは使用不能になり、(もしビット0をリセットすれば)F B j からの画素値、または(もしビット1をセットすれば)F B j + 1から受信した要素値のいずれかが、F B j - 1にパスされる。

【0034】F B Nはその出力画素値を上流にパスできるのみであるという点において、それは制御ビットを要求するものではない。従ってV I D C N T R Lに必要なビットの総数は、N画像ソースに対し、 $B = 2(N - 1)$ である。ここでBはV I D C N T R Lのビット数であり、Nは独立画像ソースの数である。

【0035】F B j のV I D C N T R L割当ては、最低重要ビットに対しビット $2j - 2$ 、最大重要ビットに対し $2j - 1$ である。これは多重ソースシステムのウィンドウ制御用に、柔軟な機構を提供する。ローカルホスト14から、カラーキー入力を用いることにより、ユーザはどの表示画素をも、すべてのF B からのすべての対応画素の結果から形成させることが出来る点に注目すべきである。すなわち、ユーザは特定の出力書式を表わすためにカラーキーを定義し、つぎに特定の出力が望ましい所ではそのカラーキーを採用する。さらにW I Dを使用してユーザは、ウィンドウ識別の関数としてそのカラーキーを選択することが可能となる。例えば、W I Dの幅が4ビットであれば、 2^4 すなわち16まで同時に表示、および制御されるウィンドウがあり得る。この場合V C L U T 2 2には16までの異なる記憶領域があり、各領域には異なるV I D C N T R L値を含有している。V C L U T 2 2内領域の特定のものがW I D値

により選択され、一方またその領域内の特定のV I D C N T R Lビット組合せがC I値により選択される。

【0036】要約すると、本機構は各画素毎にカラーキー入力およびミキシング(アンチエリアシング)技法を用いて、いかなる数のF Bに対しても柔軟な出力制御を提供する。F Bミキシングが各レベルで使用可能であれば、その結果表示される画素(R)の方程式は次式で与えられる。

$$\text{【0037】 } R = \alpha_1 P_1 + (1 - \alpha_1)(\alpha_2 P_2 + (1 - \alpha_2)(\alpha_3 P_3 + (1 - \alpha_3) \dots (\alpha_{N-1} P_{N-1} + (1 - \alpha_{N-1}) P_N)) \dots)$$

ここで、 P_j はF B j からの画素を表わし、また α_j はF B j からのアルファ値を表わす。

【0038】高解像度モニタ、例えば 2048×2048 の画素では、 360 MHz 以上のビデオバンド幅を必要とする。高解像度モニタに必要なバンド幅を提供するには、F B V R A Mからの直列ビデオ出力をインタリーブすることが必要になる。例えば、従来のV R A Mは 33 MHz の直列出力バンド幅を有し、F Bビデオ出力経路は $60 \text{ Hz } 2048 \times 2048$ 解像度モニタに対し、少く共11重にインタリーブする必要がある。従って11の独立のデータ経路を必要とする。インタリーブの他の例として、 1280×1024 解像度モニターに対しては、ビデオバンド幅は 110 MHz である。従ってこの解像度には、4重インタリーブで充分である。しかし、 2048×1536 解像度モニタに対しては、ビデオバンド幅は 260 MHz である。4重インタリーブは $4 \times 33 \text{ MHz}$ 、すなわち 132 MHz のみしか提供せず、一方8重インタリーブは 264 MHz を提供するので、この場合は8重インタリーブが必要になる。

【0039】各F BのM I X論理16およびM U X論理17はインタリーブ係数にマッチするように複製されている。一般に、インタリーブされた独立データ経路の各々に、M I X論理16およびM U X論理17がある。従って、F Bの表示出力がN画像ソースに対しM重にインタリーブされると、 $(M \times N) - N$ 対のM I XとM U X論理ブロックがあり、その中で最低優先度F Bレベルはミキシングを必要としない。このモジュール方式によれば、いかなるモニタ解像度に対してもリアルタイムでの画素ミキシングが可能である。

【0040】図3はインタリーブされたビデオシステムの $M \times N$ の実施例を示す。シリアルライザ24は、 $j = 1$ ミキサ30からの出力を受け取り、これら出力をビデオクロック速度で表示12に送る。

【0041】前記の集積回路演算の実行にはいくつかの方法がある。第1はF B V R A Mからのインタリーブされたビデオデータ出力を直列化した後に、高速集積回路デバイスを用意することである。しかしこれには、 260 MHz 表示に対しては、2画像をブレンドする等の

演算に3.85ナノ秒サイクルが必要である。第2の方法は、図3のように、インタリーブされた記憶データ径路の各々の出力に多数のより低速デバイスを用意することである。第1の方法は高ビデオバンド幅を収容するのにECLまたはGaAsゲートアレイのいずれかが必要な点から、第2の方法が第1の方法より優っている。しかし、以下述べる同一の回路構造は、いずれの方法にも対応する。

【0042】ビデオデータ径路流の中で、最もタイムクリティカルなのはブレンディング機能である。それはこの機能が乗算器と加算器を必要とすることによる。FB_jのブレンディング機能は次式を用いる。

【0043】

$$R_j = (\alpha_j P_j) + ((1 - \alpha_j) R_{j+1})$$

ここで、R_jは次FBへの結果の画素値出力、P_jはFB_jからの画素値、R_{j+1}は前FB_{j+1}からの画素値入力、α_jはP_j / (P_j + R_{j+1}) 画素重み(但し0 ≤ α ≤ 1.0)である。この方法では乗算器2個と加算器1個を必要とする。しかし代数操作により

$$R_j = (\alpha_j P_j) + ((1 - \alpha_j) R_{j+1})$$

$$R_j = (\alpha_j P_j) + R_{j+1} - (\alpha_j R_{j+1})$$

$$R_j = (\alpha_j (P_j - R_{j+1})) + R_{j+1}$$

が得られる。R_jのこの表現では1個の乗算器と2個の加算器のみを要する。

【0044】図5にミキサ集積回路デバイス30のブロック図を示す。必要なサイクル時間の故に、加算器32と乗算器34とは逐次になっており、すべてのデータ値は以下述べるように、同期順序でそれらを維持するよう遅延される。

【0045】以下に図5のミキサ30の機能を説明する。図3をも参照する。各画素に関連する画像データは同時に入力に到達する。最大クロック時間を与えるため、すべての入出力はレジスタされ(REG1~REG8)、システムクロックにより刻時される。

【0046】システムクロックは、M重インタリーブメモリに対しては、ビデオバンド幅をMで除算することにより得られる。例えば、中解像度モニタの場合、ビデオバンド幅は110MHzである。FBメモリは例えば、4重にインタリーブされる。従って、システムクロックは110MHz / 4すなわち27.5MHzである。高解像度モニタの場合は、ビデオバンド幅が260MHz、またメモリは8重にインタリーブされる。従ってシステムクロックは260MHz / 8、すなわち32.5MHzである。

【0047】約33MHzで演算する完全乗算器を経済的に得るのは困難なので、乗算器34はパイプラインであることが好ましい。パイプラインの深さは選択された素子の技術に依存する。容易に入手可能な集積回路技術を使えば、乗算器パイプライン深さは2段、加算器34は1段で得られる。処理能力を最大にするため、各機能

ブロックの出力はリクロックされる。かくして、ミキサ30は、単独で自由に動くシステムクロックと全体で同期化される。

【0048】ミキサ30の機能を以下に述べる。すべての入力は、チップレジスタREG1~REG4に同時にクロックされる。これら入力は、VID_CNTRL_j、α_j、P_j、およびR_{j+1}である。REG3とREG4の出力は、(R3-R4)演算が行われる機能ブロックFUNC1に送られる。一方では、すべての入力を同期化するために、R1、R2、およびR4はレジスタREG5およびREG6を通じて遅延される。(FUN4)の機能については後に述べる。次の2クロックサイクルに対し、R5とF1はFUNC2により乗算が行われ、R6はREG7およびREG8により、2クロックサイクルだけ対応して遅延される。最後に、F2とR8が(F2+R8)演算を行う機能ブロックFUNC3を通して送られる。

【0049】Nフレームバッファを通して完全なミキシングを得るために、R_jの全精度は、各FB_jでのP_jの幅と共に増加するが、伝播されるべきである。しかし、R_jの全解像度を次段に送ることは経済的效果がないために、実用的な解ではない。しかし、簡単な打ち切りならば使用することが出来、ミキシング1段当たり平均1/2ビットの誤差を生ずる。

【0050】もし機能ブロックFUNC5で丸めが行われると、平均してその誤差は1/4ビット、またはFUNC5が採用されないときは1/2ビットの1/2である。従って、FUNC5は結果の画素R_jがP_jと同数のビットを有するならば、ミキサ30に必要な全サイクル時間は6システムクロック周期である。

【0051】ミキサ30は2機能を果たす。第1の機能はアルファミキシング(またはアンチエイリアシング)である。第2の機能はデータ径路制御である。図2に示すように、FBNを除く各FBに対し、3:1MUXが用意される。さらに、コストおよび複雑さの低減のため、MUX17の機能はミキサ30に組み込まれる。

【0052】アルファを1.0にセットすると、R_j(アルファミキシングの結果)はP_jである。アルファを0.0にセットすると、その時はR_jはR_{j-1}である。換言すれば、アルファ値が適切に選択されれば、ミキシング機能は多重化機能をも果たす。このことは図5に示すブロック(FUNC4)において行われる。FUNC4の論理を、8ビット幅アルファ値に対し、図6に示す。アルファ値を制御するのに2ビットVIDEO_CNTRLが採用される。アルファ書込み許可ビット(VID_CNTRL1)がアサートの時は、アルファOUTはアルファ入力と同一である。アルファ書込み許可ビット(VID_CNTRL1)がデアサートの時は、アルファOUT0~アルファOUT6はAND6~AND0によりゼロにさせられる。さらに、アルファO

UT 7は1にセットされ、アルファOUT=0にして、ミキサ30にP_j+1を選択させる。

【0053】ミキサ30への入力および出力の総数は、8ビットアルファ値を仮定すると、パワー等を含まない全83ピンに対し、

各R、G、Bカラー：R_jに対し 8出力

P_jに対し 8入力

R_j+1に対し 8入力

共通信号 アルファに対し 8入力

VID CNTRLに対し 2入力

システムクロックに対し 1入力

である。

【0054】前述のように、画素ミキシングに際しての問題点の一つは、2つの異なるソースから生成した2画像は書式が違うことがある点である。例えば画素サイズが2画像ソース間で異なり、1画像ソースの画素は正方面素であり、他の画像ソースの画素は正方面素ではないことがある。他の例は2画像ソースが同一解像度を有しないことがある。従って全FB構造に対し各画素毎対応を有するためには、一方の画像ソースが他方のより小さければ、1画像はスケールアップし、あるいはその画像が他方より大きければ、スケールダウンをする必要が生ずることがある。本発明の教えに含まれるこれら問題の一解決は、FBの画像ソースの解像度が、水平垂直両方向で各画像ソースの最小公倍数であるようなFBのすべてに関しオーバーサンブルすることである。解像度が1920×1035画素に固定されるHDTV画像サンプラーの場合と違い、オーバーサンプリングは必ずしも簡単に行われないという点で、最小公倍数FB法は望ましい。しかし、もしFBサイズが最小公倍数のサイズである時は、画素は単純に複製されるか、またはオーバーサンプリングの手段として内挿される。別の方法はオーバーサンブルを行うためにデジタル信号処理を採用することである。

【0055】しかし最小公倍数法は非常に大きなFBの結果を生ずることがあることに注意を要する。例えば、480走査線と1035走査線の最小公倍数は33、120走査線である。更に、結果の画素が正方面素でないことがある。またモニター幅に適合するためには時間基準補正が必要なことがある。

【0056】幸いなことに、多くの図形処理またはビデオシステムでは、画素は通常正方（または正方形に近似）である。さらに、ウィンドウ表示により、画像ソースは全FBを充当する必要はなく、従って各画素は等しく取扱うことができる。かくして、画素P(x, y)_jはすべてのj(1≤j≤N)に対し正方でサイズが等しいと考えてよい。ここでjはj番目FBを表わし、Nはシステム中のフレームバッファの数である。

【0057】要約すると、本発明は、表示モニタにおいて多重画像ソースを組み合わせる問題を取り上げ解決す

る。オーバーレイおよびブレンディング技法がN個の独立画像ソースを有するシステムに対し開示される。

【0058】本発明の手法は、各ソースが関連のFBを有する独立画像ソースのいかなる数(N)をも考慮に入れている。またアーキテクチャは、各FBの逐次出力をビデオ出力に適合するようにインタリーブできるようにになっている。従って、インタリーブにM配列が必要ならば、その時はミキサ30の総数はN×Mであり、これが画像の組合せ透明度係数の関数である画素精度を有するいかなる数の画像のミキシングをも可能にする。

【0059】本発明の教えはまた、各種ミキシング演算が、アプリケーションの特定ウィンドウ識別番号に基づき、多重タスク環境で生ずることができるような、ビデオ参照用テーブルを採用している。

【0060】本発明はまた、WID値を用いいかなる数の独立画像ソースに対しても、各画素毎ベースでリアルタイム画素切換えおよび制御を提供する。

【0061】本発明は、その好ましい実施例に関し特別に図示し、また説明してきたが、本発明の目的および精神から逸脱することなく、形式および詳細部分での変更を行いうことは、当業者には理解されるであろう。

【図面の簡単な説明】

【図1】多数のビデオデータソースが関連ウィンドウ内にそれぞれ表示されている表示画面の説明図。

【図2】本発明に従って、参照用テーブルを有する多数の階層配列フレームバッファ、画素ミキシング、およびフレームバッファ間に介在する画素多重化回路構成を示すブロック図。

【図3】参照用テーブルを有する多数の階層配列フレームバッファ、画素ミキシング、およびフレームバッファ間に介在する画素多重化回路構成のN×Mコンフィギュレーションを示すブロック図。

【図4】ローカルホストビデオ経路の説明図。

【図5】集積回路デバイス内に具体的に例示された画素ミキシングおよび多重化論理を説明するブロック図。

【図6】図5の画素ミキシング論理からアルファ制御論理機能を説明する図表。

【符号の説明】

10 多重ソースビデオ表示画素ミキシングシステム

12 表示

14 ローカルホスト（ワークステーション）

15 参照用テーブル（LUT）

16 MIX論理

17 マルチプレクサー（MUX）論理

19 制御論理

22 ビデオ制御（VC）LUT

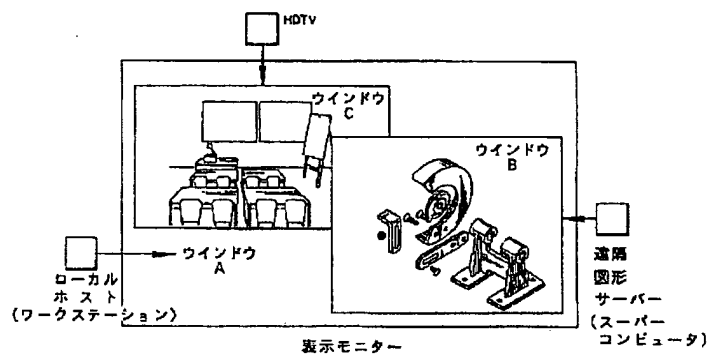
24 シリアライザ

30 ミキサ集積回路デバイス

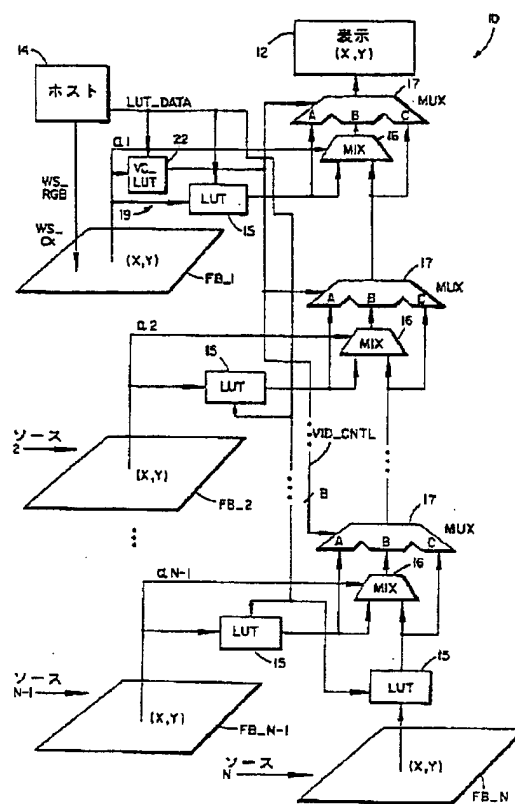
32 加算器

34 乗算器

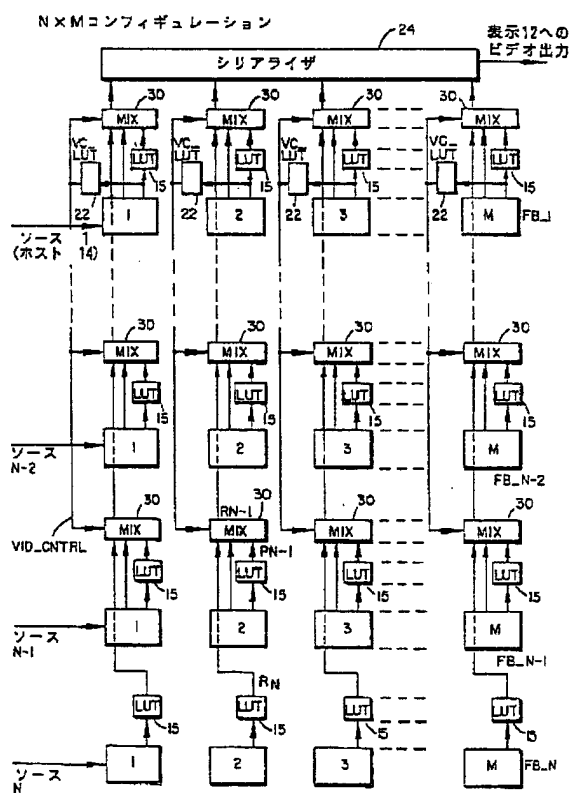
【图 1】



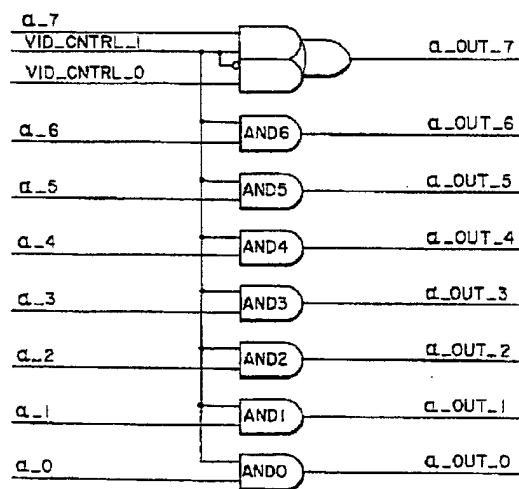
【図 2】



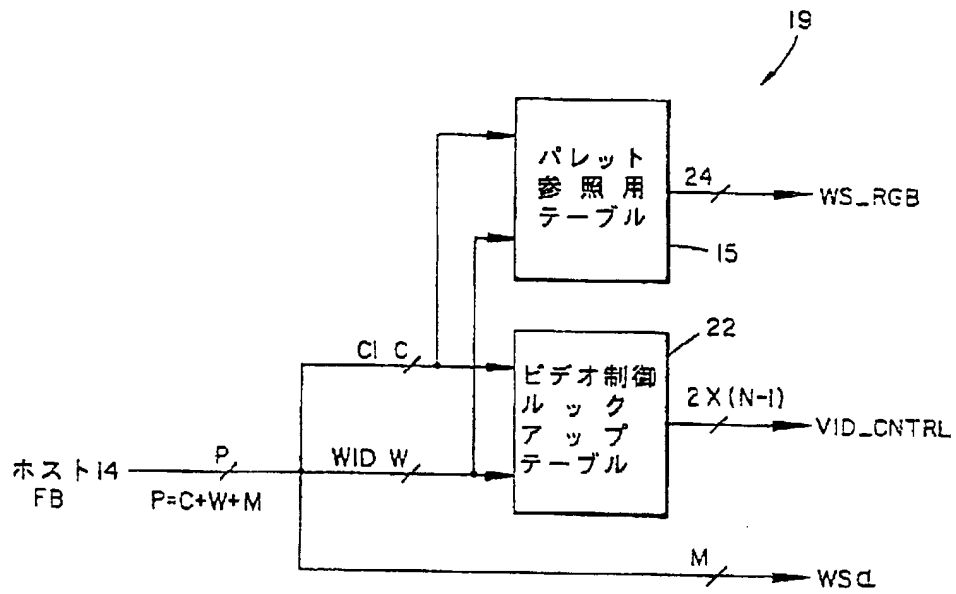
【图 3】



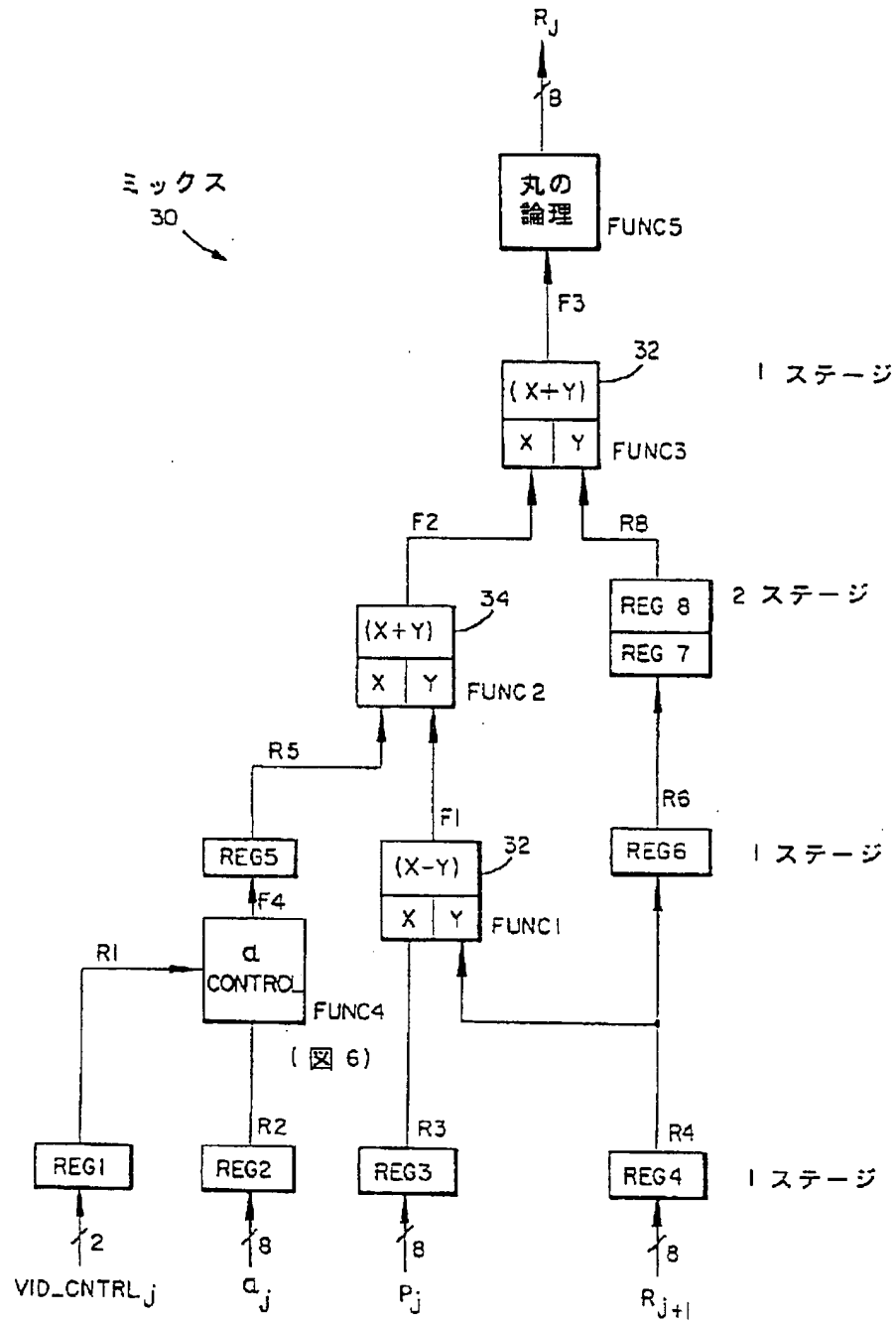
【图 6】



【図4】



【図 5】



フロントページの続き

(51) Int. Cl.⁵

H 0 4 N 5/265

識別記号

庁内整理番号

7337-5C

F I

技術表示箇所

(72)発明者 スン、ミン、チョイ
アメリカ合衆国ニューヨーク州、ホワイ
ト、プレインズ、ワン、フランクリン、ア
ベニユ、（番地なし）アパートメント、4
イー

(72)発明者 レオン、ルメルスキー
アメリカ合衆国コネチカット州、スタムフ
ォード、ガクストン、ロード、30

(72)発明者 アラン、ウェスリー、ピーパーズ
アメリカ合衆国ニューヨーク州、ピークス
キル、パーク、ストリート、1238

(72)発明者 ジョン、ルイス、ピタス
アメリカ合衆国コネチカット州、ベセル、
キングスウッド、ドライブ、46

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.
As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.